

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Searching PAJ

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-196626

(43)Date of publication of application : 31.08.1987

(51)Int.Cl.

G02F 1/133

G02F 1/133

G09F 9/35

(21)Application number : 61-039470

(71)Applicant : CITIZEN WATCH CO LTD

(22)Date of filing : 25.02.1986

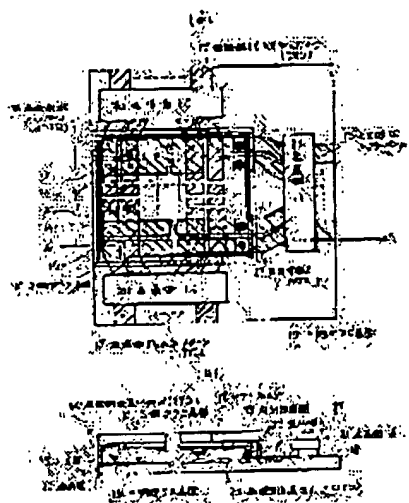
(72)Inventor : YANO TAKAKAZU
HIRAISHI HISATO
NAKAMURA TAKEHIRO

(54) COLOR LIQUID CRYSTAL PANEL

(57)Abstract:

PURPOSE: To form a lead pattern by low resistance ITO and to prevent picture quality from being deteriorated by forming a lead pattern for a transparent electrode pattern formed on the 2nd substrate on the 1st board.

CONSTITUTION: A color filter 12, a transparent protection film 13 and a scanning side picture element pattern 14 of the transparent electrode pattern are successively formed on an upper side glass substrate 11. An image side picture element pattern 24, an image side output pattern 16 and a scanning side output lead pattern 27 are formed on a lower side glass substrate 19. An input lead pattern 18 is connected to an output lead pattern 27 on a scanning side IC 21, an input lead pattern 17 is connected to the output lead pattern 27 on an image side IC 20 and respective ICs 20, 21 and respective lead patterns 18, 28, 16, 17 are formed on the lower side glass substrate 19. To connect the pattern 14 to the pattern 27, silver past 23 is used. Consequently, all ITO films formed on the substrate 19 can be constituted of low resistance ITO films formed under a high temperature.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

Searching PAJ

of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

JP62-196626A

(1)

[Embodiments]

The present invention will now be described with reference to the drawings. Figs. 1(a) and 1(b) are a plan view and a sectional view cut along the line A-A' of a color liquid crystal cell of an embodiment of the present invention. All the pixel patterns and the read patterns described below are formed of ITO films. In Fig. 1, reference numeral 11 represents an upper glass substrate, and a color filter 12, a transparent protection film 13, and a scanning-side pixel pattern 14 of the transparent electrode pattern are sequentially formed. Reference numeral 19 represents a lower glass substrate. An image-side pixel pattern 24 and an image-side output pattern 16 continuous thereto are formed thereon, and it causes formation of a scanning-side output read pattern 27. Reference numeral 15 represents a sealing agent which seals a liquid crystal layer 22 between the scanning-side pixel pattern 14 formed on the upper glass substrate 11 and the image-side pixel pattern 24 formed on the lower glass substrate 19. Reference numeral 21 represents a scanning-side IC which causes energizing connection of the scanning-side IC input read pattern 18 to the scanning-side output read pattern 27; 20 represents an image-side IC which causes energizing connection of the image-side IC input read

JP62-196626A

pattern 17 to the image-side output read pattern 16. The individual ICs 20 and 21 and the individual read patterns 18, 27, 16 and 17 are formed on the lower glass substrate 19. For the purpose of electrically connecting the scanning-side pixel pattern 14 formed on the upper glass substrate 11 to the scanning-side output read pattern 27 formed on the lower glass substrate 19, in this structure, silver paste 23 which is a conductive paste is used. By adopting this structure, all the ITO films provided on the lower glass substrate 19 can be achieved in the form of ITO films of a low resistance formed at high temperatures. In the conventional case shown in Fig. 2, the scanning-side IC input read pattern 18 becomes a high-resistance ITO film since it must be formed at a low temperature because of the presence of a color filter 12. This increase in resistance of the scanning-side IC input read pattern 18 leads to a considerable decrease in the image quality. The decrease in the image quality can be prevented by forming the scanning-side IC input read pattern 18 with a low-resistance ITO on the first substrate.

⑩ 日本国特許庁(JP) ⑪ 特許出願公開
⑫ 公開特許公報(A) 昭62-196626

⑬ Int.Cl.⁴ 識別記号 庁内整理番号 ⑭ 公開 昭和62年(1987)8月31日
G 02 F 1/133 3 2 4 8205-2H
3 0 5 8205-2H
G 09 F 9/35 6731-5C 審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 カラー液晶パネル

⑯ 特 願 昭61-39470

⑰ 出 願 昭61(1986)2月25日

⑱ 発 明 者 矢 野 敬 和 所沢市大字下宮字武野840 シチズン時計株式会社技術研
究所内

⑲ 発 明 者 平 石 久 人 所沢市大字下宮字武野840 シチズン時計株式会社技術研
究所内

⑳ 発 明 者 仲 村 政 裕 所沢市大字下宮字武野840 シチズン時計株式会社技術研
究所内

㉑ 出 願 人 シチズン時計株式会社 東京都新宿区西新宿2丁目1番1号

明 細 書

1. 発明の名称

カラー液晶パネル

2. 特許請求の範囲

透明電極パターンを有する透明基板を第1の基板とし、カラーフィルターとそのカラーフィルターを覆う透明保護膜と透明電極パターンとを有する透明基板を第2の基板とするカラー液晶パネルにおいて、前記第2の基板に形成された透明電極パターン用のリードパターンを前記第1の基板に形成し、前記第2の基板上の透明電極パターンと各対向する前記第1の基板上に形成したリードパターンとを液晶セル内で導電ペーストにより導通させることを特徴とするカラー液晶パネル。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、カラー表示用の液晶パネルに関するものである。

〔従来の技術〕

現在のカラー液晶パネルはTN(ツイステッド

ネマチック)液晶を光量調節可能な光シャッターとして用い、光の3原色であるR(赤)、G(緑)、B(青)の複色カラーフィルターを介して表示する方式が主である。

その具体的な構造はカラーフィルターの形成位置によって現在大きく2つに分けられる。その1つはカラーフィルターを液晶セルの外側に形成した方式(外在型と呼ぶ)である。この構造はカラーフィルターと液晶層の間にかかなりの厚さ(200~1000μm)の透明基板が存在するため、カラーフィルターと液晶の化学的相互作用の心配はほとんど無い。しかしながら、その透明基板の厚さゆえに斜め方向からこの構造のカラー液晶パネルを見た場合、混色を起こして本来の色と異なった色の表示をするという欠点がある。もう一つの構造は液晶セル内にカラーフィルターを形成する方式で、前述のものに対して内在型と呼ぶ。内在型は透明基板に対するカラーフィルターの形成位置により、さらに2つに分けることができる。透明電極上にカラーフィルターを形成する方式を

上カラーフィルター方式と呼ぶこととする。それに対して透明電極より下にカラーフィルターを形成する方式を下カラーフィルター方式と呼ぶこととする。いずれの内在外型も外在型の様な混色の問題は無く、工夫しだいでは液晶層との化学的相互作用の問題も無くなる。上カラーフィルター方式の製作工程は透明基板の上に透明電極パターンを形成し、その上にカラーフィルターを形成するのみで、工程上最も簡単である。しかしながら、透明電極パターンと液晶層との間にカラーフィルターを介する構造になっているために電圧ドロップ、液晶の急峻性の低下を引き起こし画質が低下する。一方、下カラーフィルター方式は、第2図(a)、(b)に示す通りで、第2図(a)はカラー液晶パネルの平面図であり、第2図(b)は第2図(a)のA-A'線断面図である。図に添って添えると、第1の基板の透明基板である下側ガラス基板26の一部に透明電極パターンの面像側面素パターン24を形成し、第2の基板の透明基板である上側ガラス基板25の一部に形成したカラーフィルター12を透明保

護することゝ想定し、透明電極に表示部電極としてだけでなくICメカ部の配線の役目を持たせた場合、抵抗値の増加は画質の低下に顕著に効いてくる。現在最も比抵抗が低く透明電極として一般的な透明導電膜はITO(Indium Tin Oxide)膜であるが、これは通常300℃以上の温度条件下で形成され、比抵抗を保っている。しかるに、ITO膜をカラーフィルター上の透明保護膜に形成する場合は、カラーフィルターの耐熱性ゆえに約200℃以下で形成しなければならない。この場合、ITO膜の比抵抗は300℃以上の場合と比べて3〜5倍となる。ITO膜の膜厚を厚くすれば抵抗値は下げられるが、後のパターンングや密着性に支障を来す。又、ITO膜上にメタル配線することも考えられるが、工程上難しく開口率も下がることになる。さらに、カラーフィルターおよびその上の透明保護膜の形成する設法によって、ITO膜の抵抗値の増加あるいは断線の恐れがある。

〔問題を解決するための手段〕

導膜13で覆いその上に透明電極(ITO)パターンの走査側面素パターン29を形成し、上側ガラス基板25と下側ガラス基板26の間に液晶層22をシール剤15でシーリングしている、又上側ガラス基板25の他部に走査側面素パターン29に連続して形成した走査側出力リードパターン28と走査側IC入力リードパターン18とを走査側IC21で導通させ、下側ガラス基板26の他部に面像側面素パターン24に連続して形成した面像側出力リードパターン16と面像側IC入力リードパターン17とを面像側IC20で導通させている。この方式では上カラーフィルター方式の様な画質の低下は起こらず、しかも外在型の様な混色も起こらない。

〔発明が解決しようとする問題点〕

ここで問題となるのはリード部も含んだ透明電極の抵抗値である。一般に透明電極の抵抗値の増加は画質の低下につながる。特に第2図に示す様に液晶パネル全体のコンパクト化を考えて液晶パネルに直接駆動ICの走査側ICと面像側ICを

上記問題を解決するため本発明は、透明電極パターンを有する透明基板を第1の基板とし、カラーフィルターとそのカラーフィルターを覆う透明保護膜と透明電極パターンとを有する透明基板を第2の基板とするカラー液晶パネルにおいて、前記第2の基板に形成された透明電極パターン用のリードパターンを前記第1の基板に形成し、前記第2の基板上の透明電極パターンと各対向する前記第1の基板上に形成したリードパターンとを液晶セル内で導電ペーストにより導通させることを特徴としている。

〔実施例〕

次に本発明を断面を用いて説明する。本発明の実施例であるカラー液晶セルの平面図およびA-A'断面図を第1図(a)および(b)に示す。以下に述べる各面素パターン、リードパターンは全て、ITO膜で形成する。第1図に於て11は上側ガラス基板で、カラーフィルター12、透明保護膜13、透明電極パターンの走査側面素パターン14が順次形成されている。19は下側ガラス基

特開昭62-196626(3)

板で、画像側面素パターン24とこれに接続する
画像側出力パターン16が形成され、又走査側出
力リードパターン27を形成させている。15は
シール剤で、上側ガラス基板11に形成した走査
側面素パターン14と下側ガラス基板19に形成
された画像側面素パターン24との間の板晶層
22をシーリングしている。21は走査側ICで、
走査側IC入力リードパターン18と走査側出力
リードパターン27を導通させ、20は画像側
ICで画像側IC入力リードパターン17と画像
側出力リードパターン16を導通させており、こ
の各々のIC20、21及び各リードパターン
18、27、16、17は下側ガラス基板19に
形成されている。そして上側ガラス基板11に形
成されている走査側面素パターン14を下側ガラ
ス基板19に形成した走査側出力リードパターン
27に導通するため導電ペーストである銀ペース
ト23を用いて行う導通をとっている。この様な
導通にすることにより下側ガラス基板19に設け
たITO膜は全て高抵抗で形成する低抵抗のITO

膜とすることができる。すなわち第2図に示した
従来例では走査側IC入力リードパターン18は
カラーフィルター12が存在するため低抵抗で形成
しなければならないので高抵抗ITOとなる。こ
の走査側IC入力リードパターン18の高抵抗化は
顕著な画質の低下につながるが、本発明の様に
走査側IC入力リードパターン18を第1の基板
に低抵抗ITOで形成することにより画質の低下
を防ぐことができる。

〔発明の効果〕

以上の説明で明らかたように、本発明によれば
斜めから見た場合の歪色も無く、しかも画質の低
下しない安定性のある画像を得るカラー液晶パネ
ルを製作することが出来る。

4. 図面の簡単な説明

第1図(a)は本発明のカラー液晶パネルの平面図、
第1図(b)は本発明のカラー液晶パネルのA-A線
断面図、第2図(a)は従来のカラー液晶パネルの平
面図、第2図(b)は従来のカラー液晶パネルの
A-A線断面図である。

- 11、25……上側ガラス基板、
- 12……カラーフィルター、
- 13……透明保護膜、
- 14、29……走査側面素パターン、
- 15……シール剤、
- 16……画像側出力リードパターン、
- 17……画像側IC入力リードパターン、
- 18……走査側IC入力リードパターン、
- 19、26……下側ガラス基板、
- 20……画像側IC、
- 21……走査側IC、
- 22……板晶層、
- 23……銀ペースト、
- 24……画像側面素パターン、
- 27、28……走査側出力リードパターン、

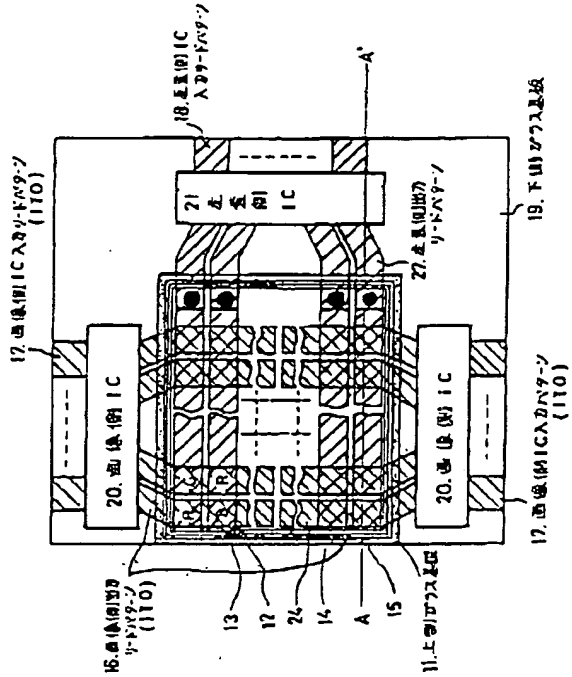
特許出願人 シチズン時計株式会社



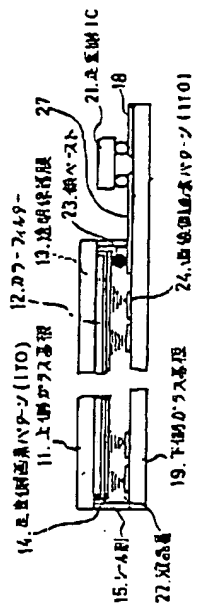
特開昭62-196625(4)

第1図

(a)

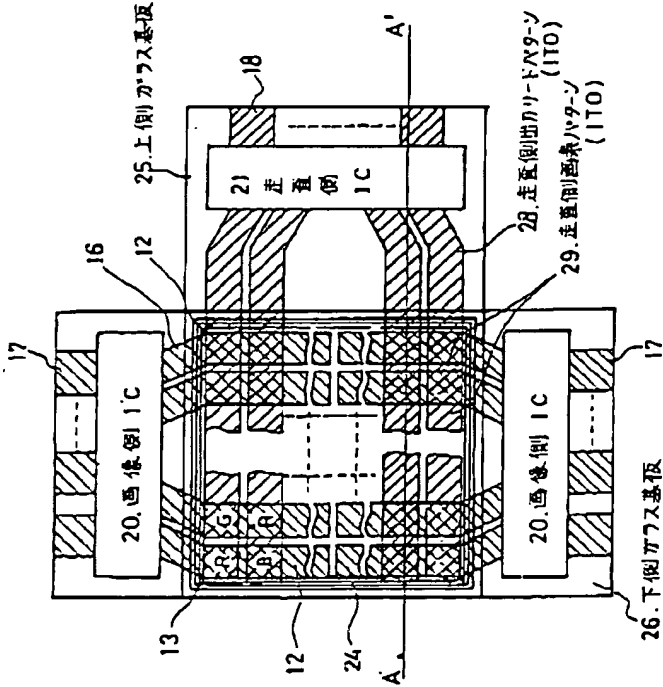


(b)



第2図

(a)



(b)

